

有线数字广播中高阶 QAM 信号的载波同步与均衡器设计

马思强, 陈咏恩

(同济大学 电子与信息工程学院, 上海 200092)

(1987masiqiang@tongji.edu.cn)

摘 要:针对 ITU-T J. 83 标准, 结合有线数字广播的信道特征, 提出一种适用于高阶 QAM 信号的载波同步与自适应均衡的联合设计方案。该方案在均衡部分采用常模数算法 (CMA) 和最小均方误差算法 (LMS) 的双模均衡算法。通过算法的切换达到快速收敛和降低均方误差 (MSE) 的目的; 针对高阶 QAM 信号, 载波同步环路首先选用极性判决算法, 并采用带宽较大的环路滤波器系数, 使环路能在短时间内进行大范围频偏捕获。然后调低环路滤波器系数, 减小环路带宽, 进而降低稳态抖动。环路最后切换到判决指示算法, 使相位均方差降至最低。整个方案通过算法验证并在 Altera Stratix II 系列 EP2S130F1020C5 型现场可编程门阵列 (FPGA) 上完成了布局布线。最高工作频率为 90.47 MHz。

关键词:自适应均衡器; 载波同步; 均方误差; 正交幅度调制

中图分类号: TN911.7 **文献标志码:** A

Implementation and design of equalizer and carrier recovery loop for high order QAM signals over cable

MA Si-qiang, CHEN Yong-en

(School of Electronics and Information Engineering, Tongji University, Shanghai 200092, China)

Abstract: In view of the characteristics of cable channel, a joint design of adaptive equalizer and carrier recovery loop for high order QAM signals was proposed, which was suitable for ITU-T J. 83 standard. The equalizer initially operated in Constant Modulus Algorithm (CMA) mode to compensate the channel distortion. When the eye diagram was opened, the equalizer switched to Least Mean Square (LMS) mode to decrease the Mean Square Error (MSE). For high order QAM signals, the carrier recovery loop initially operated in Polarity Decision Algorithm (PDA) under fast and slow modes which were set in Loop Filter (LPF) to capture the frequency offset. When the frequency offset was captured, the loop switched to Decision Direct Algorithm (DDA) to decrease the phase jitter. The simulation studies show the good performances of this design. The whole design was synthesized under Altera Stratix II EP2S130F1020C5 FPGA. Highest clock frequency after being routed reached as high as 90.47 MHz.

Key words: adaptive equalizer; carrier synchronization; Mean Square Error (MSE); Quadrature Amplitude Modulation (QAM)

0 引言

正交幅度调制 (Quadrature Amplitude Modulation, QAM) 由于具有高频谱利用率的特点在很多领域得到了广泛的应用, 如 DVB-C、宽带接入等, 并已被国际电联所提出的 ITU-T J. 83 标准所采用^[1]。

在实际应用中, 有线数字广播接收芯片的前端一般采用调谐电路将电缆中的射频信号解调输出中频信号。由于精度的问题往往会引入一定程度的载波频偏, 进而造成接收端星座图旋转。载波同步的目的就是为了消除载波的频偏与相偏; 由于在频带受限的信道上传输高速数字信号, 信号往往会受到信道衰落和多径干扰等因素影响, 进而产生较严重的码间串扰 (Inter Symbol Interference, ISI), 因此有必要引入均衡技术抵抗 ISI。同时由于信道失真与载波频偏总是相互影响与作用, 为了正确完成 QAM 信号的解调, 有必要将信道均衡与载波同步进行同时考虑。本文正是基于这样的思想, 研究并设计出一款适用于有线数字广播基带接收芯片中的载波同步环路和自适应均衡器。

依据 ITU-T J. 83 标准, 并考虑有线数字广播信道特征, 本文采用载波同步环路位于自适应均衡器之后的联合设计方案。均衡器采用自适应判决反馈 (Decision Feedback Equalization, DFE) 结构^[2]。首先选用常模数算法 (Constant Modulus Algorithm, CMA) 的盲均衡对接收信号进行初步均衡, 打开眼图; 然后切换至最小均方误差算法 (Least Mean Square, LMS) 进一步降低均方差 (Mean Square Error, MSE)。为满足硬件电路实现的并行处理需要, DFE 结构中的前馈滤波器 (FeedForward Filter, FFF) 与反馈滤波器 (FeedBack Filter, FBF) 均采用倒置型 FIR 滤波器。针对高阶 QAM 信号特性, 载波同步环路首先采用极性判决算法 (Polarity Decision Algorithm, PDA), 并采用环路带宽较大的环路滤波器 (Loop Filter, LPF) 系数, 使环路在最短时间内捕获频偏, 然后调低 LPF 系数, 减小环路带宽降低稳态抖动。环路最终切换到判决指示算法 (Decision Direct Algorithm, DDA) 进入跟踪阶段, 使相位误差降至最低。

依据上述原理。本文为文中所提的均衡器和载波同步联合实现结构建立了算法模型, 并重点针对 256QAM 信号进行

收稿日期: 2011-05-09; 修回日期: 2011-07-13。

作者简介: 马思强 (1987-), 男, 吉林松原人, 博士研究生, CCF 会员, 主要研究方向: 数字通信、VLSI 芯片设计; 陈咏恩 (1946-), 男, 上海人, 教授, 博士生导师, 主要研究方向: 数字信号处理、数字通信。

了仿真。仿真结果显示在不考虑高斯白噪声的情况下,载波同步部分针对 256QAM 信号具备最高实现 500 kHz 的鉴频范围。收敛稳定后的均衡器输出 MSE 可降至 -43 dB 以下。整个设计方案最终在 Altera Stratix II 系列 EP2S130 F1020C5 现场可编程门阵列(Field Programmable Gate Array, FPGA)上实现。最高工作频率为 90.47 MHz。

1 载波同步环路设计

1.1 载波同步环路的位置

在实际应用中,载波同步环路在整个接收机的位置一般主要有以下四种:AD 转换器之前、匹配滤波器之后、均衡器之前和均衡器之后。目前在有线数字广播接收芯片设计中大多采用载波同步位于均衡器之后的设计方案,主要考虑这种方案具有环路延迟小和抑制相位噪声能力强的特点。因此本文也选用该方案进行设计。但由于经过恶劣信道传输之后,QAM 信号发生了严重失真,这样很难运用载波同步消除载波频偏。所以本文在载波同步之前预先采用盲均衡打开眼图,这样便为载波同步的实现创造了条件。

1.2 本文采用的载波同步环路

本文针对高阶 QAM 信号设计了如图 1 所示的载波同步环路。此环路由频率相位检测器(Phase Frequency Detector, PFD)、LPF、数控振荡器(Digitally-Controlled Oscillator, DCO)等部分构成。

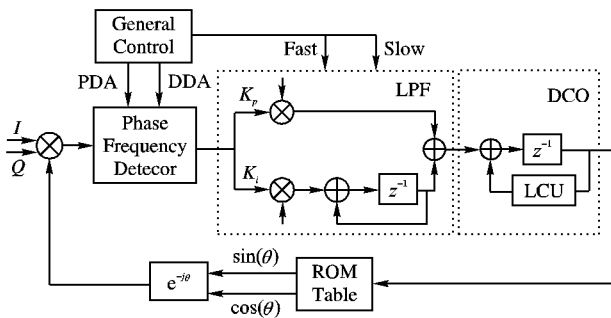


图1 本文所采用的载波同步环路结构

目前常见的载波同步算法中,DDA^[3]在稳定时相位噪声最小,然而仅在低阶 QAM 调制中能表现出良好的性能。适用于高阶 QAM 信号的简化星座算法可以捕获较大范围的频偏,然而随着星座图范围的扩大,锁相环的锁定时间将会增加,进而得不到满意的性能。Kim 和 Choi 提出的 PDA^[4],通过调整选择半径,使得用于相位检测的有效点出现概率增加,进而减少了锁定时间。

本文将频率与相位的检测结合为统一的 PFD 结构^[5]。PFD 首先采用 PDA,并设定功率门限值 τ ,如果输入信号功率大于 τ ,则 PFD 输出结果 $p(n)$ 如式(1)所示;否则输出为 0。式(1)中 I 和 Q 分别代表载波同步环路输入信号的同相和正交分量, $\text{sgn}(\cdot)$ 代表提取变量符号信息, G 为常数。PFD 选用 PDA 的同时,环路首先采用带宽较大的 LPF 系数,使环路在最短时间内捕获频偏,然后调低 LPF 系数降低稳态抖动。最后 PFD 切换到 DDA,此时的输出如式(2)所示。其中 \hat{I} 和 \hat{Q} 分别代表输入信号同相和正交分量的判决值, α 为常数。通过选用 DDA 使得整个载波同步环路的相位方差降到最低,环路进入跟踪阶段。

$$p(n) = G \cdot [Q \text{sgn}(I) - I \text{sgn}(Q)] \quad (1)$$

$$p(n) = \alpha \cdot [\text{sgn}(Q - \hat{Q}) \text{sgn}(I) - \text{sgn}(I - \hat{I}) \text{sgn}(Q)] \quad (2)$$

LPF 部分本文采用的是简单的一阶比例积分器。其传递函数为:

$$H(z) = \frac{(K_p + K_i) - K_p z^{-1}}{1 - z^{-1}} \quad (3)$$

其中常数 K_p 和 K_i 根据设计通过调节分别采用较大和较小的参数。这样就满足载波同步在带宽较大范围内进行捕捉频偏,并适时降低带宽减小鉴频抖动。

DCO 部分本文采用简单的积分器结构,并通过控制,使其输出值保持在 $[-\pi, \pi]$ 。积分器输出的角度通过查找表得出相应的三角函数值。然后补偿给输入信号,进而形成了一个完整的闭环环路。

2 自适应均衡器设计

虽然现存的自适应均衡算法种类繁多,然而采用盲均衡技术对任意幅度值进行初步均衡后,再切换到基于 LMS 算法的自适应判决反馈均衡仍然是最有效的均衡技术。由于 LMS 算法对判决信息的正确性要求很高。若在判决误差较大的初始阶段采用,均衡器很难收敛,所以一般首先采用高效的盲均衡算法打开眼图,然后平稳过渡到判决反馈模式。

图 2 所示为自适应 DFE 结构的原理图。整个均衡器大体分为:FFF、FBF、判决器和误差计算四部分。其中前馈部分的输入为接收信号 x_n ,反馈部分则以先前被检测信号的判决信息作为输入。FFF 与 FBF 的输出之和 y_n 作为均衡器的输出,同时送入判决器进行判决。将判决结果 \hat{y}_n 与均衡器输出信号 y_n 送入误差计算器得出误差信息,然后根据所采用的均衡算法利用误差信息更新 FFF 和 FBF 中的抽头系数。如此往复直至均衡器输出收敛,进而达到抵抗 ISI 的目的。

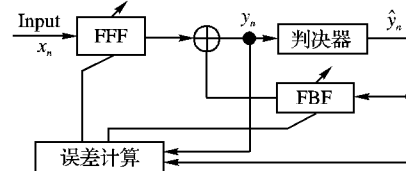


图2 自适应判决反馈均衡器的结构

2.1 盲均衡算法选择

目前比较常见的盲均衡算法有三种:简化星座算法^[6]、CMA^[7]和多模数算法^[8]。其中简化星座算法与多模数算法的目标函数含有载波的相位信息,所以在接收信号频偏较大的情况下无法正常工作。依据 ITU-T J. 83 标准,由于接收芯片的前端一般采用调谐电路解调输出中频信号,产生的频偏时常高达几百 kHz。所以在这种情况下,运用简化星座算法与多模数算法很难取得良好的效果。

式(4)为 CMA 的目标函数,其中 y_n 为均衡器输出, $E[\cdot]$ 表示做估计, R_c 为一个按式(5)定义的常数,式(6)为运用 CMA 算法时均衡器的误差函数计算公式。由式(4)可以看出采用 CMA 进行盲均衡可不受载波的频率和相位误差影响,进而使均衡器初步收敛。所以本文选用 CMA 作为盲均衡算法。

$$CF_{\text{CMA}} = E[(|y_n|^2 - R_c^2)^2] \quad (4)$$

$$R_c^2 = \frac{E[|A_n|^4]}{E[|A_n|^2]^2} \quad (5)$$

$$e_{n,\text{CMA}} = (|y_n|^2 - R_c^2)y_n \quad (6)$$

2.2 FIR 滤波器结构选择

在实际应用中,均衡器往往是有线数字广播基带接收芯片中面积和功耗最大的模块,所以均衡器采用何种结构、设计

的优劣与否对均衡器整体性能具有非常重要的影响。DFE 结构实际上可以看做为两个横向 FIR 滤波器的组合,所以选择何种结构实现 FIR 滤波器直接影响均衡器的设计。

常见的 FIR 滤波器的结构可以分为直接型、倒置型与混合型三种。文献[9]对三种结构进行了详细的说明,论证了三种实现结构对自适应均衡器在性能、超大规模集成电路实现和资源消耗等方面的影响,并最终给出分析结果:选用倒置型 FIR 滤波器结构更适合硬件实现的并行处理。实际应用中通过采用一些简化误差计算的方法可以解决倒置型 FIR 滤波器结构占用资源相对较多的缺点,因此非常适合应用于有线数字广播接收芯片中的均衡器设计。综上本文采用倒置型 FIR 滤波器结构对自适应均衡器进行设计。

2.3 LMS 算法

LMS 算法是一种经典的基于最陡下降法的均衡算法。式(7)为 LMS 算法的误差函数计算公式。其中 y_n 与 \hat{y}_n 分别表示均衡器判决前后的信号。

$$e_{n,LMS} = y_n - \hat{y}_n \quad (7)$$

式(8)为前馈、反馈滤波器的抽头系数更新公式:

$$c_i(n) = c_i(n-1) + \mu e(n) x^*(n+i) \quad (8)$$

其中: $c_i(n)$ 表示第 i 个抽头在第 n 时刻的抽头系数值; μ 为均衡算法所对应的抽头系数更新步长; $x^*(n+i)$ 为第 $n+i$ 时刻的输入信号的共轭。通常为了方便硬件实现和节省资源,一般采用简化误差的计算方法,也就是对式(8)中的 $x^*(n+i)$ 和 $e(n)$ 同时或者分别进行符号处理。

图 3 所示为本文所采用的倒置型 FIR 滤波器结构。考虑到倒置型 FIR 滤波器的特点,本文按照式(9)的定义,仅对 $x^*(n+i)$ 进行符号处理。

$$\text{csign}[x^*(n)] = \begin{cases} 1+j, & x_R > 0, x_I < 0 \\ 1-j, & x_R > 0, x_I > 0 \\ -1-j, & x_R < 0, x_I > 0 \\ -1+j, & x_R < 0, x_I < 0 \end{cases} \quad (9)$$

采用符号处理之后的抽头系数更新公式为:

$$c_i(n) = c_i(n-1) + \mu e(n) \cdot \text{csign}[x^*(n+i)] \quad (10)$$

由于采用这种简化方法,在进行抽头系数更新时,不必存储输入数据的全部信息,只需存储输入数据的最高比特位,即符号位便可完成,这样大大节省了硬件资源。

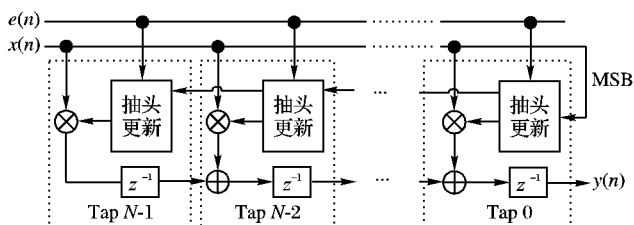


图 3 抽头系数可变的倒置型 FIR 滤波器结构

由于 LMS 算法对于判决信息的正确性要求很高,所以本文首先采用盲均衡将信号眼图打开;然后启动载波同步环路对载波的频偏与相偏进行补偿,待载波同步环路锁定后,整个均衡器切换到 LMS 算法使得均衡器输出信号 MSE 降到最小。

3 联合设计方案

图 4 为本文所设计的载波同步环路与自适应均衡器的联合实现结构。均衡器整体采用 DFE 结构。FFF 与 FBF 工作在符号间隔均衡 (Symbol Spaced Equalizer, SSE) 模式下,并且采用倒置型 FIR 滤波器的结构实现。均衡算法采用的是

CMA 和 LMS 的双模均衡算法。载波同步环路的具体结构如图 1 所示。环路先后采用 PDA、DDA,并通过调整 LPF 参数分别在大带宽系数和小带宽系数下进行。

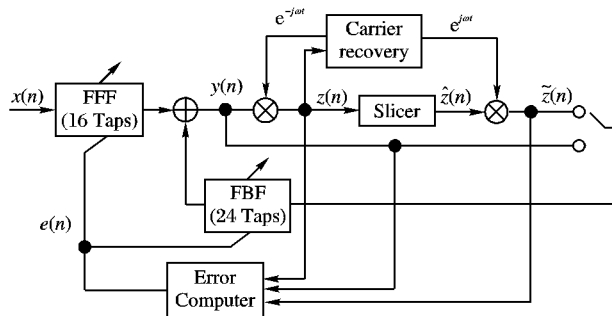


图 4 本文采用的联合设计机构

在具体实现过程中,整个系统运行在以下三个工作过程: 1) 首先自适应均衡器采用 CMA 算法进入盲均衡状态,此时载波同步环路并不工作,FBF 的输入为 $y(n)$,待盲均衡收敛后,进入下一工作过程。2) 均衡器仍然工作在盲均衡模式。此时载波同步开始工作。先后采用 PDA、DDA。并通过调整 LPF 系数分别在大带宽系数和小带宽系数下进行。待载波同步环路锁定以后,进入下一工作过程。3) 自适应均衡器切换到采用 LMS 算法的判决反馈模式。按照式(11)定义, $z(n)$ 表示为经过载波同步补偿之后的均衡器输出, $\hat{z}(n)$ 为 $z(n)$ 的判决结果。此时 FBF 的输入按照式(12)定义为 $\tilde{z}(n)$ 。整个系统最终稳定收敛,达到了载波同步与信道均衡的设计初衷。

$$z(n) = y(n) \cdot e^{-j\omega t} \quad (11)$$

$$\tilde{z}(n) = \hat{z}(n) \cdot e^{j\omega t} \quad (12)$$

4 仿真与实现

算法仿真方面,首先对本文所提出的设计方案建立了浮点模型。然后运用 Matlab 软件在不考虑高斯白噪声的情况下对模型进行了仿真。仿真中所涉及的具体环境参数如表 1 所示。

表 1 系统仿真环境参数

仿真环境	取值
调制方式	256QAM
符号速率	$f = 6.9 \text{ MHz}$
信道带宽	8 MHz
匹配滤波器	滚降系数 $\alpha = 0.15$
CMA 算法参数	$R_C = 237.2; \mu = 6e^{-9}$
LMS 算法参数	$\mu = 6e^{-5}$
均衡器结构	FFF: 16 taps; FBF: 24 taps
载波频偏	$\Delta f = 0.04f$
多径信道模型	-30 dBc@ $> 1.5 \mu s$; -20 dBc@ $\leq 1.5 \mu s$; -15 dBc@ $\leq 1 \mu s$; -10 dBc@ $\leq 0.5 \mu s$

图 5 所示为整个设计方案运行在不同阶段时均衡器输出结果的星座图。其中:(a)表示为载波同步与均衡器未工作时系统的输出结果;(b)表示盲均衡开始工作后系统的输出信号,从(b)中可以看出 CMA 的实质就是把混乱的接收信号收敛到一定半径的圆中,达到初步均衡的作用;(c)表示为载波同步环路开始启动,环路采用 PDA 时系统的输出信号;(d)表示载波同步环路工作在 DDA 时系统的输出信号。通过对比(c)与(d)可以看出采用 DDA 算法起到了降低相位误差的作用;(e)表示均衡器在载波同步锁定后,切换到 LMS 算

法,整个均衡器最终收敛后的输出结果。从图 5 可知,本文所提出的设计方案起到了对接收信号进行载波同步与均衡的作用。

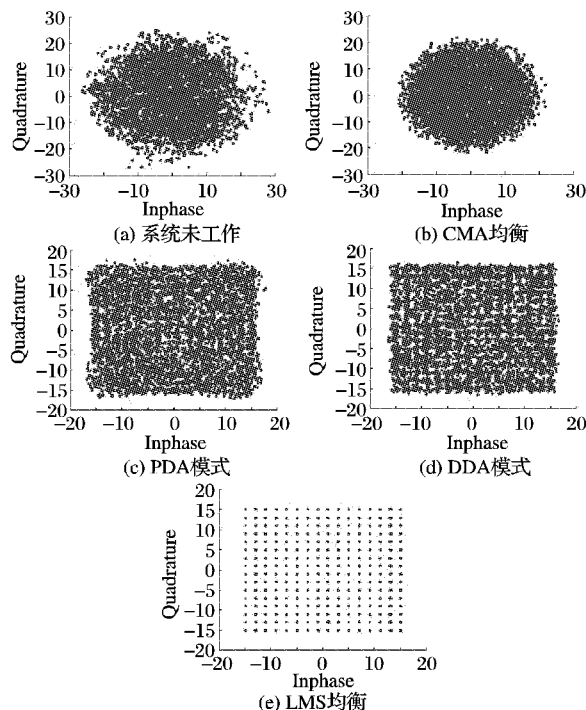


图 5 联合设计机构各运行阶段输出信号星座图

图 6 所示为载波同步环路的频偏锁定曲线。由图中可以看出,整个载波同步环路通过切换算法并调整 LPF 系数。最终鉴频信息收敛到 $\Delta f = 0.04f$ 。从图中可以看出,环路工作在较大带宽时,可以实现大范围鉴频,使得鉴频所需时间缩短。通过降低环路工作带宽,可以减小稳态抖动,最终达到快速、精确鉴频的目的。通过进一步仿真验证。本文所采用的载波同步设计方案针对 256QAM 信号具备可以实现最高 500 kHz 的鉴频范围。通过与文献[10]中所设计的载波同步环路仅能捕获 80 kHz 的性能相比,本文所提的设计方案在性能上更具优势。

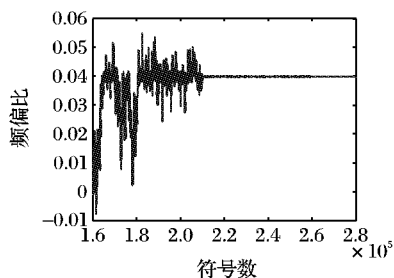


图 6 载波同步环路的鉴频锁定曲线

图 7 所示为本方案的均衡器输出 MSE 收敛曲线。从图中可以看出,整个系统从第 12 万个码元时开始工作。系统通过采用 CMA 算法进行盲均衡, MSE 发生了小幅下降,达到了初步均衡的目的。第 16 万个码元时,载波同步环路开始启动。载波频偏逐步被锁定, MSE 进一步下降。最终稳定工作的载波同步环路与采用 LMS 算法的自适应均衡器协同运行,使得 MSE 显著下降。整个系统最终收敛。稳定收敛后的系统输出 MSE 可达 -43 dB 以下。

硬件实现部分,本文运用 Verilog HDL 语言,采用自上而下的设计原则,对整个方案进行了硬件描述;并利用 ModelSim 软件进行功能仿真。图 8 所示为功能仿真中输出

波形的部分截取。整个系统硬件设计采用多级流水提高系统工作频率,输入信号进入系统后需要经过 8 个系统时钟完成全部运算。

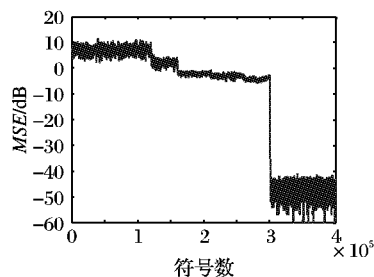


图 7 自适应均衡器的 MSE 收敛曲线

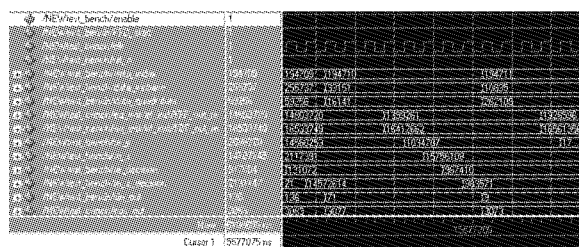


图 8 功能仿真中输出波形的部分截取

功能仿真验证后,本文运用 Quartus II 软件在 Altera Stratix II 系列 EP2S130F1020C5 型 FPGA 上对设计方案进行了综合和布局布线。实现过程所消耗 FPGA 资源情况如表 2 所示。系统布线后最高时钟可达 90.47 MHz。这一结果与文献[11]中所设计的均衡器最高工作频率仅为 22 MHz 相比有了很大程度的提升,并且消耗更少的硬件资源。仿真和硬件实现结果表明:本文所设计的自适应均衡和载波同步的联合实现方案不仅在算法上具有良好性能,而且具备硬件实现可行性。

表 2 占用硬件资源统计

参数	占用数量	总数量	占用比/%
ALUT	10 427	106 032	10
Registers	10 142	106 032	10

5 结语

本文针对 ITU-T J.83 标准,并结合有线数字广播信道特征,提出了一种适用于高阶 QAM 信号的载波同步与自适应均衡的联合设计方案;运用 Matlab 软件对该方案进行了算法仿真;随后运用 Verilog HDL 语言对本文方案进行了寄存器传输级描述,并成功能仿真;设计方案最终在 FPGA 上实现。仿真与硬件实现结果证明了本文所提出的设计方案具备良好性能与可行性。

参考文献:

- [1] ITU-T J.83. Digital multi-programme systems for television, sound and data services for cable distribution (the third edition) [S]. 2007.
- [2] 张华冲, 王晓亚. 适于 QAM 信号的载波同步与均衡实现[J]. 无线电工程, 2010, 40(5): 27-29.
- [3] MORIDI S, SARI H. Analysis of four decision-feedback carrier recovery loops in the presence of intersymbol interference[J]. IEEE Transactions on Communications, 1985, 23(6): 543-550.
- [4] KIM K Y, CHOI H J. Design of carrier recovery algorithm for high-order QAM signal constellations[J]. IEEE Transactions on Signal Processing, 1997, 40(6): 1101-1107.

(下转第 3413 页)

令 $N_s(t)$ 表示 t 时刻支持者 S 的个体数量, $N_o(t)$ 表示反对者 O 的个体数量, 则支持者和反对者有如下比例关系:

$$p_s(t) = \frac{N_s(t)}{N}, p_o(t) = \frac{N_o(t)}{N}, \text{其中 } N_s(t) + N_o(t) = N.$$

根据对选举模型的讨论和式(3), 从 t 时刻起, 经过 n 步演化后, 在群体中找到一个支持者 S 的概率可以表示为:

$$p_s(t+n) = [p_s(t+n-1)]^4 + 4[p_s(t+n-1)]^3[1-p_s(t+n-1)] + 6(1-k)[p_s(t+n-1)]^2[1-p_s(t+n-1)]^2 \quad (4)$$

其中: $[p_s(t+n-1)]^4$ 表示一个组中出现 {SSSS} 情况的概率, 第二项 $4[p_s(t+n-1)]^3[1-p_s(t+n-1)]$ 表示一个组中有一个 O 和三个 S (O 可以出现在 4 个位置上) 情况的概率, 第三项 $6(1-k)[p_s(t+n-1)]^2[1-p_s(t+n-1)]^2$ 表示式(3)中规则 3 的情况, 即一个组中有两个 O 和两个 S (有 6 种排列方式)。式(4)有两个吸引子 $p_{s,0} = 0, p_{s,1} = 1$ 和一个不稳定的不动点 $p_{c,4}$:

$$p_{c,4} = \frac{(6k-5) + \sqrt{13-36k+36k^2}}{6(2k-1)} \quad (5)$$

图 2 给出了公共偏好与临界支持率之间的关系 (组的大小是 4 的情况)。

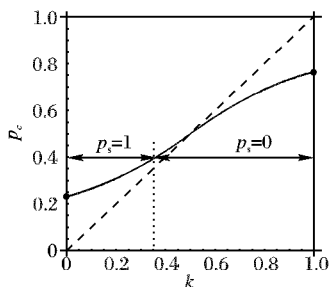


图 2 公共偏好与临界支持率之间的关系图 (组为 4 的情况)

当 $k = 0$ 时, $p_{c,4} \approx 0.23$, 也就是说, 如果公共偏好完全倾向于支持者一方, 则只要初始支持率高于 0.23, 则舆论最终就将导向 S。在这种情况下, 对于网络舆情最终的演化方向比较容易把握, 只要在潜伏期了解到网民对某一舆情的支持率高于 23%, 那么最终的舆情演化方向就导向支持这一方。

反之, 当 $k = 1$ 时, $p_{c,4} \approx 0.77$, 即公共偏好倾向于反对者一方, 要使最终的公共舆论是 S, 初始支持率必须大于 0.77。在这种情况下, 对于网络舆情最终的演化方向最难把握。要想使得最终的舆情演化方向导向支持者一方, 则必须在潜伏期, 甚至更早就必须对网民的某一舆情的观点倾向性进行强有力的引导和宣传, 以达到初始支持率大于 77% 的效果。

由公共偏好与临界支持率之间的关系, 进而可以将公共

偏好的临界值 k_c 表示成初始支持率 p_s 的函数:

$$k_c = \frac{-1 + 5p_s - 3p_s^2}{6p_s(1-p_s)} \quad (6)$$

式(6)说明, 在特定初始支持率的条件下, 控制公共偏好的取值将左右舆论演化的方向。例如, 如果 $p_s = 0.4$, 要使最终舆论的方向导向支持者一方, 公共偏好应在 $0 \leq k \leq 0.36$ 的范围内, 如图 2 所示。即在这种情况下, 要想使得最终的舆情演化方向导向支持者一方, 那么必须在舆情演化的三个阶段不断进行公共偏好的引导, 使其控制在一定的范围之内。只有这样才能使得演化方向导向支持者一方。

5 结语

网络舆情的演化过程相当复杂, 然而, 通过运用 G 模型对其研究分析, 可使其复杂的演化过程直观化, 隐性的演化规律显性化。网络舆情演化的最终极化方向受网民的公共偏好的影响是显著的。通过控制公共偏好对公众的影响, 进而也就可以引导网络舆情的最终演化方向, 使其向着更为公正、客观、理性的方向发展, 以避免网络舆情危机的产生。

参考文献:

- [1] 曾润喜. 网络舆情管控工作机制研究[J]. 图书情报工作, 2009, 53(18): 79-82.
- [2] 黄晓斌, 赵超. 文本挖掘在网络舆情信息分析中的应用[J]. 情报科学, 2009, 27(1): 95-96.
- [3] 刘怡君, 牛文元. 舆论形成及其演化的机理建模分析[J]. 科学对社会的影响, 2009(3): 79-82.
- [4] 苏俊燕, 孔令江, 刘慕仁. 加权网络上的舆论演化模型研究[J]. 广西师范大学学报, 2006, 24(2): 2-3.
- [5] GALAM S. Majority rule, hierarchical structures and democratic totalitarianism: a statistical approach[J]. Journal of Mathematical Psychology, 1986, 30(4): 426-434.
- [6] GALAM S, JACOBS F. The role of inflexible minorities in the breaking of democratic opinion dynamics[J]. Physica A, 2007, 381(15): 366-376.
- [7] GALAM S, ZUCKER J D. From individual choice to group decision making[J]. Physics A, 2000, 287(3/4): 644-659.
- [8] GALAM S. Stability of leadership in bottom-up hierarchical organizations[J]. Journal of Social Complexity, 2006, 2(2): 62-75.
- [9] GALAM S. Contrarian deterministic effects on opinion dynamics: the hung elections scenario[EB/OL]. [2011-02-20]. http://www.columbia.edu/cu/alliance/Papers/Paper_Serge-Galam-2003.pdf.
- [10] STAUFFER D. Sociophysics simulations II: Opinion dynamics[EB/OL]. [2011-02-22]. <http://wenku.baidu.com/view/f04ebdf04693daef5ef73de2.html>.

(上接第 3410 页)

- [5] SARI H, MORIDI S. New phase and frequency detectors for carrier recovery in PSK and QAM systems[J]. IEEE Transactions on Communications, 1998, 36(9): 1035-1043.
- [6] SATO Y. A method of self-recovering equalization for multilevel amplitude-modulation systems[J]. IEEE Transactions on Communications, 1975, (6): 679-682.
- [7] JOHNSON C R, SCHNITER P, ENDRES T J, et al. Blind equalization using the constant modulus criterion[J]. Proceedings of the IEEE, 1998, 86(10): 1927-1950.
- [8] YANG J, WERNER J J, DUMONT G A. The multi-modulus blind equalization and its generalized algorithms[J]. IEEE Selected

Areas in Communications, 2002, 20(6): 997-1015.

- [9] 石晓峰, 陈咏恩. DVB-C 接收机中的均衡器设计[J]. 电子技术应用, 2007(6): 105-107.
- [10] YAMANAKA K, TAKEUCHI S, MURAKAMI S, et al. A multilevel QAM demodulator VLSI with wideband carrier recovery and dual equalizing mode[J]. IEEE Journal of Solid-state Circuits, 1997, 32(7): 1101-1107.
- [11] ASHMAWY D, ABDEL-RAHEEM E, MANSOUR H, et al. FPGA implementation of blind adaptive decision feedback equalizer[C]// Signal Processing and Information Technology. New York: IEEE, 2009: 495-500.